

Схемотехника биполярных аналоговых микросхем Часть 5. Источники стабильного тока

О. В. Дворников
Oleg_Dvornikov@tut.by

Источники (генераторы) стабильного тока (ИСТ) используются как активная нагрузка в каскадах усиления напряжения, а также для задания режима работы основных аналоговых блоков: дифференциальных каскадов, эмиттерных повторителей, каскадов сдвига уровня и т.д.

Простейший ИСТ представляет собой источник тока, управляемый током (ИТУТ), вход которого через резистор соединен с источником постоянного напряжения. При проектировании ИСТ, прежде всего, необходимо выяснить особенности его применения:

- для каскадов с резистивной нагрузкой постоянное значение выходного тока ИСТ при существующем технологическом разбросе сопротивлений резисторов вызывает разброс потенциалов в узлах ИС. В этом случае желательно проектировать ИСТ с выходным током, изменяющимся таким образом, чтобы напряжение на нагрузочных резисторах оставалось постоянным, т.е. *ИСТ с самобалансировкой выходного тока*.

- для каскадов с активной нагрузкой, работающих в широком диапазоне напряжений питания, желательны *ИСТ с автоматическим смещением*, обеспечивающим постоянный выходной ток при изменении напряжения питания.

- в некоторых применениях приоритетным является обеспечение постоянной величины выходного тока в заданном температурном диапазоне.

ИСТ с самобалансировкой выходного тока, предназначенный для дифференциального каскада с резистивной нагрузкой, показан на рис. 1 [1].

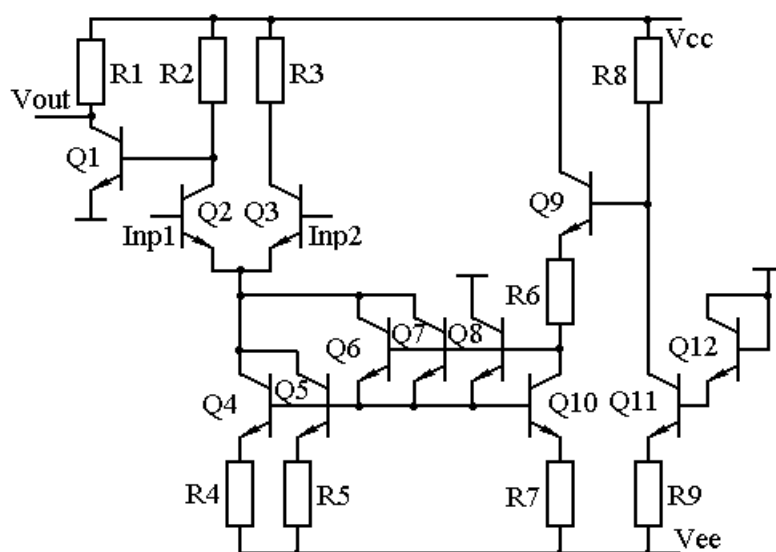


Рисунок 1. Дифференциальный каскад на основе ИСТ с самобалансировкой
выходного тока

Дифференциальный каскад (ДК) построен на транзисторах Q2 и Q3 с резистивными нагрузками R_2, R_3 и имеет выходной каскад Q1, R_1 . Остальные элементы схемы относятся к ИСТ.

Особенностью ИСТ является выбор сопротивлений резисторов и площадей эмиттерных переходов транзисторов, описываемых через коэффициент $AREA$, в соответствии с выражениями:

$$R_4=R_5=R_7=R_8=R_9, \quad (1)$$

$$AREA_{Q4}=AREA_{Q5}=AREA_{Q9}=AREA_{Q10}=AREA_{Q11}, \quad (2)$$

$$AREA_{Q6}=AREA_{Q7}=AREA_{Q8}=AREA_{Q12}. \quad (3)$$

Эмиттерный ток Q11, Q10 будет:

$$I_{E11} = \frac{|V_{EE}| - V_{BE11} - V_{BE12}}{R_9}, \quad (4)$$

$$I_{E10} = \frac{V_{CC} - \frac{|V_{EE}| - V_{BE11} - V_{BE12}}{R_9} R_8 - V_{BE9} + |V_{EE}| - V_{BE10} - V_{BE8}}{R_6 + R_7}. \quad (5)$$

Если одинаковы эмиттерные токи групп транзисторов (Q4, Q5, Q9 - Q11) и (Q6 - Q8, Q12), то равно напряжение на их прямосмещенных эмиттерных переходах:

$$V_{BEQ4}=V_{BEQ5}=V_{BEQ9}=V_{BEQ10}=V_{BEQ11}=V_{BE}^*, \quad (6)$$

$$V_{BEQ6}=V_{BEQ7}=V_{BEQ8}=V_{BEQ12} = V_{BE}^{**}. \quad (7)$$

При этом:

$$I_{E10} \approx \frac{V_{CC} - V_{BE}^*}{R_6 + R_7}, \quad (8)$$

а выходной ток ИСТ I_{OUT} (сумма коллекторных токов транзисторов Q4, Q5, Q6, Q7) очень близок к сумме эмиттерных токов транзисторов Q4, Q5 и точно масштабирован относительно I_{E10} :

$$I_{OUT} = 2 \left(I_{E10} - \frac{I_{E10}}{(1 + \beta)^2} \right), \quad (9)$$

где β - статический коэффициент передачи тока в схеме с общим эмиттером.

Точное масштабирование объясняется работой указанных групп транзисторов при одинаковых плотностях эмиттерного тока, при этом равные напряжения на объемных сопротивлениях транзисторов не влияют на точность масштабирования.

Выходной ток ИСТ поступает на ДК. Если напряжение на входах INP1 и INP2 одинаково, то напряжение на базе транзистора Q1 V_{BI} будет:

$$V_{BI} \approx V_{CC} - \frac{I_{OUT} R_2}{2} \approx V_{CC} - \frac{V_{CC} - V_{BE}^*}{R_6 + R_7} R_2. \quad (10)$$

При $R_2=R_6+R_7$ напряжение на базе Q1 будет $V_{BI}=V_{BE}^*$ и эмиттерный ток транзистора Q1 будет $I_{E1}=I_{E10}$. Значение эмиттерного тока I_{E10} и номинал ре-

резистора R_1 выбирают так, чтобы при равенстве входных напряжений ДК его выходное напряжение V_{OUT} было равно половине напряжения питания $V_{OUT}=0,5V_{CC}$, т.е.:

$$I_{E10} = \frac{V_{CC}}{2R_1}. \quad (11)$$

Таким образом, самобалансировка токов ИСТ обеспечивает выходное напряжение ДК равное $0,5V_{CC}$ при одинаковом уходе сопротивлений всех резисторов R_1-R_9 , вызванном как допустимым технологическим разбросом, так и температурными эффектами.

Основным недостатком ИСТ, реализованных на основе ИТУТ и токозадающего резистора, является сильная зависимость выходного тока от величины напряжения питания. Значительно стабилизировать выходной ток можно при использовании вместо токозадающего резистора полевого транзистора с р-п переходом (ПТП), работающего в пентодной области вольт - амперных характеристик. Однако такой ИСТ имеет разброс выходного тока, который вызван разбросом тока стока в насыщении I_{DSS} и может составить $\pm 50\%$. Введение истокового резистора в ПТП, достаточного для уменьшения тока стока до $0,1I_{DSS}$, уменьшает разброс выходного тока до $\pm(30-35)\%$, но такой технологической воспроизводимости выходного тока явно недостаточно для многих применений.

Уменьшение зависимости выходного тока от напряжения питания достигают в ИСТ с автоматическим смещением (ИСТ - защелка), пиковых ИСТ или их комбинации.

ИСТ - защелка представляет собой ИТУТ, охваченный положительной обратной связью через повторитель тока (токовое зеркало) на комплементарных транзисторах. Такая схема имеет два устойчивых состояния по постоянному сигналу: одно при отсутствии выходного тока, а второе при выходном токе фиксированной величины. При включении напряжения питания ИСТ – защелки обратные токи р-п переходов могут привести к лавинообразному нарастанию тока и установлению рабочего режима. Однако из-за их малой величины и плохой технологической воспроизводимости (обратные токи р-п переходов современных ИС обычно не превышают $0,1\text{ нА}$ при 25°C) для обеспечения стабильной работы ИСТ - защелку дополнительно снабжают схемой запуска (start-up circuit), которая формирует небольшой токовый импульс при включении питания. При дальнейшей работе схема запуска не влияет на рабочий режим.

В ИСТ с автоматическим смещением (рис. 2) выход пикового источника тока (коллектор Q2) соединен с его входом (базой Q1) через р-п-р повторитель тока Q3, Q4. Повторитель тока устанавливает фиксированное отношение токов $I_1/I_2=AREA_{Q4}/AREA_{Q3}=N$. Для идеальных транзисторов с $\beta \gg 100$ и напряжением Эрли $V_A > 100\text{ В}$ выражения для рабочих (I_1, I_2) и оптимальных (I_{1OPT}, I_{2OPT}) значений токов (I_{1OPT}, I_{2OPT} определяются в пике характеристики $I_{OUT}=f(V_{CC})$ с минимальной чувствительностью I_{OUT} к изменению напряжения питания V_{CC}) получены в виде [2]:

$$I_1 = N \cdot I_2, \quad (12)$$

$$I_2 = \frac{\varphi_T}{R_1} \cdot \frac{1}{N} \cdot \ln N, \quad (13)$$

$$\frac{I_{1OPT}}{I_{2OPT}} = \frac{1}{e}. \quad (14)$$

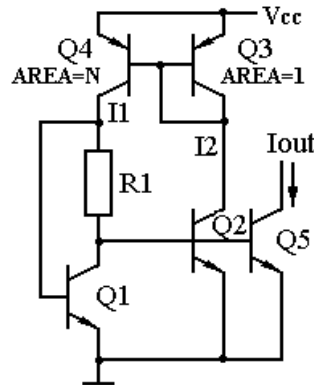


Рисунок 2. Источник тока с автоматическим смещением

Схемотехническое моделирование ИСТ показало [2], что для реальных значений β , V_A положение пика не совпадает со значениями, рассчитанными по (14), и доминирующее влияние на положение пика оказывает выходное дифференциальное сопротивление транзисторов. При возрастании напряжения Эрли V_A эффект конечного β становится меньше. С учетом напряжения Эрли и в предположении, что $\frac{V_{CE}}{V_A} \ll 1$ справедливо [2]:

$$I_2 = \frac{\varphi_T}{R_1} \cdot \frac{\left(1 - \frac{V_{CE}}{V_{A4}}\right)}{N} \cdot \left[\ln N + V_{CE} \left(\frac{1}{V_{A2}} + \frac{1}{V_{A4}} \right) \right], \quad (15)$$

где V_{Ai} – напряжение Эрли i -того транзистора, $V_{CE} \approx V_{CC} - 0,6$ В – напряжение на промежутке коллектор-эмиттер Q2, Q4.

График зависимости (15) для типовых параметров транзисторов приведен на рис. 3. Наибольшая погрешность выражения (15) наблюдается при больших значениях $AREA_{Q4}/AREA_{Q3}=N$, когда I_1 становится довольно большим и базовый ток Q1 влияет на I_2 .

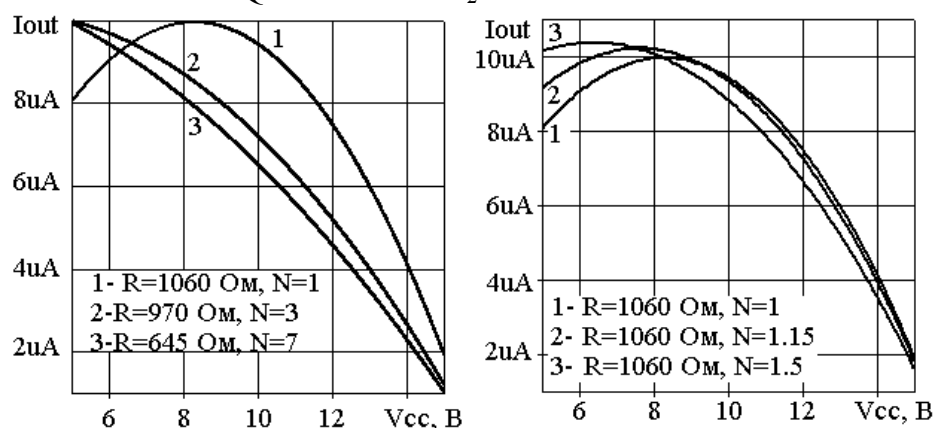


Рисунок 3. Зависимость выходного тока ИСТ, приведенного на рис. 2, от напряжения питания

Оптимизацию параметров ИСТ - защелки можно провести, если из условия $\frac{\partial I_2}{\partial V_{CE}} = 0$ найти отношение площадей транзисторов Q3, Q4 для пика характеристики:

$$N_{PEAK} = \exp\left(1 + \frac{V_{A4}}{V_{A2}}\right) \cdot \left(1 - \frac{2V_{CE}}{V_{A4}}\right). \quad (16)$$

Очевидно, что оптимальное отношение площадей зависит от напряжения питания, для которого проводится оптимизация, так как $V_{CE} \approx V_{CC} - V_{BE}$.

При оптимизации источника тока следует учитывать, что увеличение N сдвигает пик в область низкого напряжения питания, одновременно уменьшая крутизну пика. Поэтому более правильно располагать пик не в середине рабочего диапазона напряжения питания, а сдвигать его в область малых напряжений питания, получая кривую с меньшей кривизной во всем требуемом диапазоне напряжения питания.

При оптимизации N не обязательно будет целым числом, поэтому лучше выполнять масштабирование токов I_1/I_2 за счет выбора отношения эмиттерных резисторов при одинаковых площадях Q3, Q4, с учетом того, чтобы падение напряжения на резисторах было достаточным для эффективной работы ИСТ в диапазоне температур и напряжений питания. Если эмиттерные резисторы выполнены в одном полупроводниковом слое, то они имеют одинаковый температурный коэффициент сопротивления (ТКС) и отношение I_1/I_2 не будет зависеть от температуры. Как видно из (15) выходной ток прямо пропорционален температуре (через температурный потенциал $\varphi_T = kT/q$), т.е. рассмотренный ИСТ является пропорциональным абсолютной температуре (РТАТ). Для уменьшения температурного коэффициента выходного тока желательно, чтобы резистор R_I имел ТКС=0,33 %/°C.

Влияние конечного значения β наиболее сильно проявляется при масштабировании токов р-п-р транзисторами. Однако это влияние можно минимизировать, используя ИТУТ с повышенной точностью повторения тока. Экспериментальные исследования выявили [2], что при большом N появляется расхождение измерений и расчета, которое можно объяснить различием температур транзисторов, работающих при значительно отличающихся коллекторных токах и поэтому имеющих разную температуру. Поэтому при проектировании топологии ИСТ - защелки необходимо предусмотреть выравнивание температур, с учетом того, что максимальную мощность рассеивает Q4. Кроме того, надо избежать насыщения Q1 при большом падении напряжения на R_I .

Несколько ИСТ - защелок показаны на рис. 4-7.

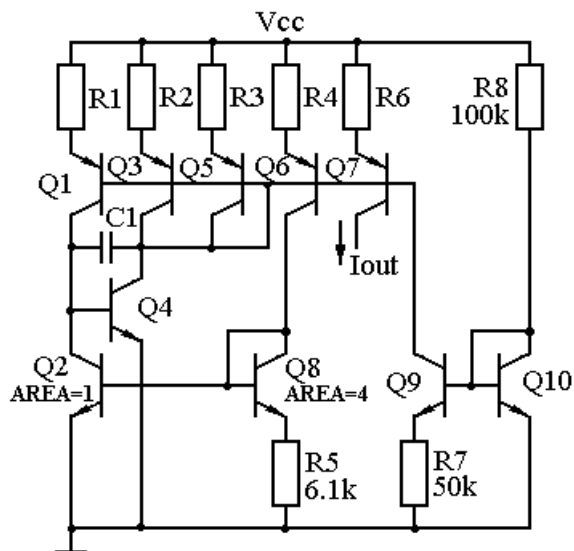


Рисунок 4. Низковольтный источник тока

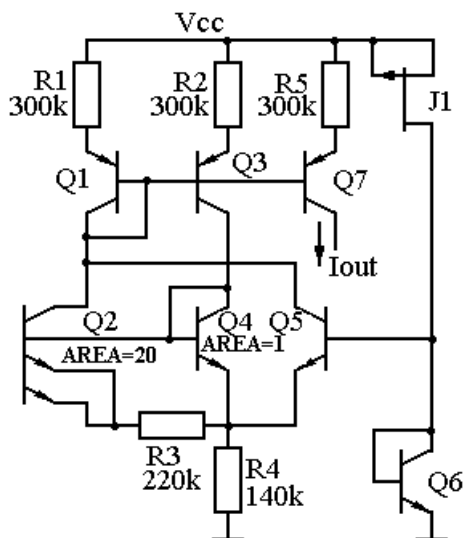


Рисунок 5. Микро мощный источник тока с уменьшенным влиянием напряжения питания на режим работы

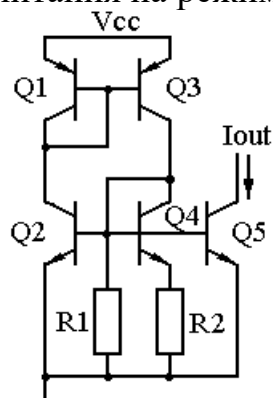


Рисунок 6. Источник тока с уменьшенной температурной зависимостью выходного тока

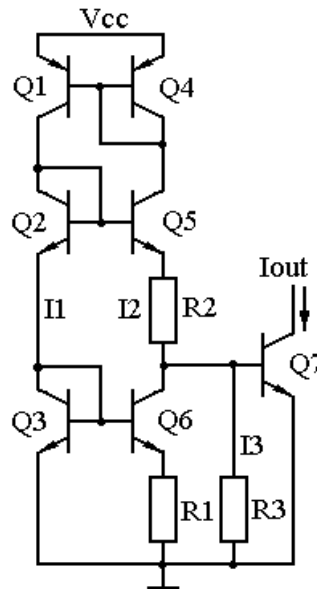


Рисунок 7. Источник тока с температурным коэффициентом выходного тока близким к нулю

В РТАТ источнике тока (рис. 4) [3] отношение эмиттерных площадей транзисторов Q2, Q8 составляет $AREA_{Q8}=4 \cdot AREA_{Q2}$, при этом выходной ток равен:

$$I_{OUT} \approx \frac{\varphi_T}{R_5} \ln 4. \quad (17)$$

Конденсатор C_1 используется для подавления высокочастотного возбуждения. Транзистор Q4 имеет коллекторный ток в 2 раза больше, чем Q2 и Q8 для компенсации влияния базовых токов. Схема запуска реализована на источнике тока Q9, Q10, R_8 , R_7 , который при $R_8=100$ кОм, $R_7=50$ кОм в момент включения питания $V_{CC}=1$ В задает суммарный базовый ток многокаскадного повторителя тока на p-n-p транзисторах величиной 0,822 мкА. Так как в рабочем режиме суммарный базовый ток Q1, Q3, Q5-Q7 более 11,8 мкА, то схема запуска не влияет на рабочий режим ИСТ.

Повторитель тока на p-n-p транзисторах Q1, Q3 обеспечивает положительную обратную связь и выравнивает коллекторные токи Q2 и Q4 в ИСТ на рис. 5 [4]. Разность напряжения прямосмещенных эмиттерных переходов Q2 и Q4 падает на резисторе R_3 , определяя все рабочие токи. Так как отношение эмиттерных площадей Q2 и Q4 равно 20, то эта разность напряжения будет равна 78 мВ при температуре 300 °К, а рабочие токи в каждом плече источника составят около 350 нА. 20-ти кратное отношение площадей транзисторов при реализации в ИС требует большой площади кристалла, однако сильно уменьшает влияние напряжения питания на режим работы. Большое сопротивление резисторов R_1 , R_2 обеспечивает высокое выходное дифференциальное сопротивление Q3, которое также улучшает стабильность выходного тока. Использование традиционного каскода для увеличения выходного сопротивления нежелательно, так как приводит к росту минимально допустимого напряжения питания. Транзисторы J1, Q6, Q5 входят в схему запус-

ка. Максимальный ток стока I_1 около 150 нА. При включении питания напряжения на резисторе R_4 нет, транзистор Q5 «отражает» ток стока I_1 , протекающий через Q6, и осуществляет запуск схемы. После включения ИСТ коллекторный ток Q5 уменьшается в 50 раз из-за падения напряжения на резисторе R_4 и составляет 3 нА, что не влияет на рабочий ток.

Для получения заданного температурного коэффициента (положительного, отрицательного, нулевого) выходного тока ИСТ используют два следующих свойства:

- положительный температурный коэффициент РТАТ источника

$$I_{PTAT} \sim \varphi_T = \frac{kT}{q},$$

- отрицательный температурный коэффициент прямого падения напряжения на р-п переходе.

Если прямосмещенный р-п переход зашунтировать резистором с нулевым температурным коэффициентом сопротивления, то ток через резистор будет уменьшаться с увеличением температуры.

Реализация этого подхода показана на рис. 6 [5]. При увеличении температуры коллекторный ток Q4 будет увеличиваться, а ток через резистор R_1 уменьшаться. Возможно такое сочетание параметров, при котором опорный коллекторный ток Q3 не будет зависеть от температуры. При проектировании ИСТ конечно нужно учитывать зависимость опорного тока от напряжения Эрли и температурные коэффициенты сопротивления резисторов.

Другое схемотехническое решение рассмотренного принципа изображено на рис. 7. Для получения температурного коэффициента выходного тока близкого к нулю при ТКС=0 необходимо выполнение условие [6]:

$$I_{R1} = I_{R3}. \quad (18)$$

При этом справедливо:

$$R_3 = \frac{R_1 \text{Ln} \frac{I_{OUT}}{I_S}}{\text{Ln}2}, \quad (19)$$

$$R_2 = \frac{R_1}{2\text{Ln}2} \cdot \text{Ln} \frac{2\varphi_T \text{Ln}2}{R_1 I_{OUT}}. \quad (20)$$

В заключение отметим, что многообразие схемотехнических решений ИСТ позволяет разработчикам микросхем проводить оптимальный синтез электрических схем для получения требуемого сочетания параметров.

Литература

1. А.с. 1254984 (СССР). Источник тока /Горовой В.В., Дворников О.В., Духновский Л.Я. - Заявл. 18.01.85.
2. Kerns D.V. Enhanced Peaking Current Reference // IEEE J. of Solid-State Circuits. - 1988. V. SC-23, N 3. - P. 869-872.

3. Gunawan M., Meijer G. C. M., Fonderie J., Huijsing J.H. A Curvature-Corrected Low- Voltage Bandgap Reference // IEEE J. of Solid-State Circuits. - 1993. V. SC-28, N 6. - P. 667-670.
4. Bowers D. F. A 20-uW Precision Operational Amplifier // IEEE J. of Solid-State Circuits. - 1987. V. SC-22, N 3. - P. 322-329.
5. H. J. Van Kessel. A New Bipolar Reference Current Source // IEEE J. of Solid-State Circuits. - 1986. V. SC-21, N 4. - P. 561-567.
6. Bray D. The Use of Bipolar Semiconductor Junctions in Linear Circuit Design // Microelectronics J. - 1983. V. 14, N 3. - P. 61-86.